

# Elektronikpraktikum: Digitaltechnik 2

Datum, Ort: [REDACTED], PHY/D-213

Betreuer: Schwierz

Praktikanten: [REDACTED]

Gruppe: [REDACTED]

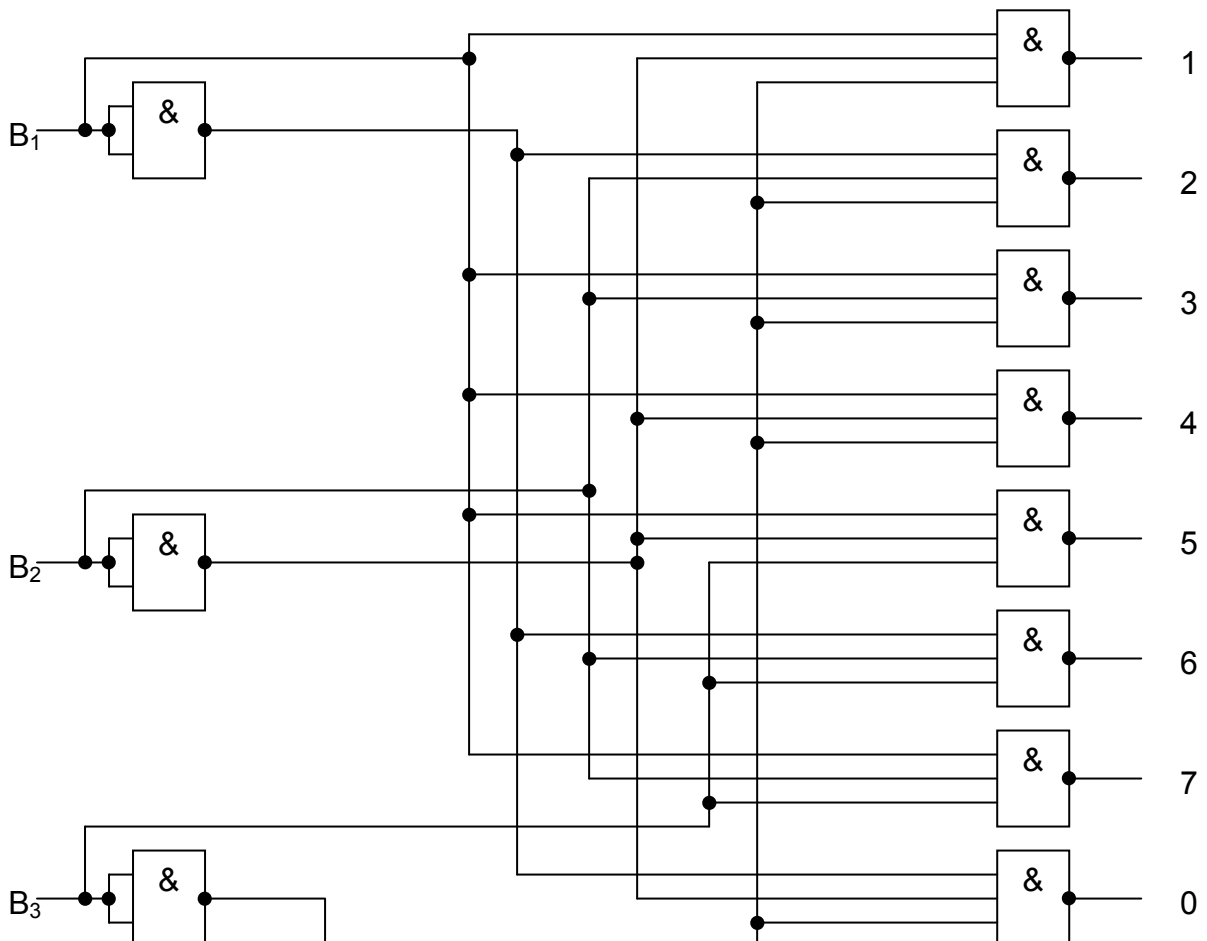
## Ziele

- Aufbau einer 3-Bit-Dekodierschaltung; Überprüfung der Zustandstabelle.
- Bau eines prellfreien Schalters (Schaltskizze vom Betreuer) gegeben
- Untersuchung der Zustandstabelle des JK-MS-Flipflops. Vergleich zum D-Flipflop
- Bau eines 3-Bit-Asynchron/Synchron-Zählers mit JK-MS-Flipflops
- Aufbau eines Monoflop und Impulsverkürzers
- Untersuchung von Signalform und Totzeit.

## Aufbau, Durchführung

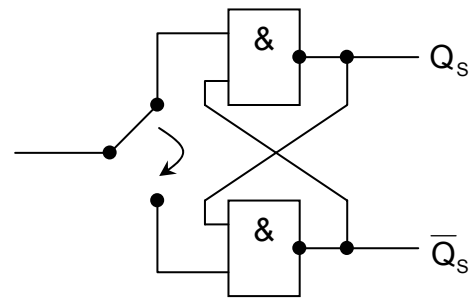
### Aufgabenteil 1

Auf dem Steckbrett wurde mit Hilfe der gegebenen NAND-Bausteine folgende Schaltung realisiert.



## Aufgabenteil 2

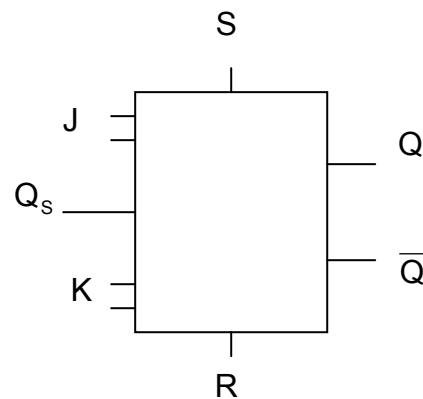
Nach Einweisung durch den Betreuer und Besprechung der benötigten Schaltung (siehe Diagramm), wurde diese realisiert.



## Aufgabenteil 3

Der JK-MS-Flipflop (siehe Diagramm) wurde in die Schaltung integriert, indem die beiden J- bzw. K-Eingänge zusammengeschaltet wurden.

An den Eingang  $Q_S$  wurde der  $Q_S$ -Ausgang des in Aufgabenteil 2 gebauten Schalters angeschlossen. Die J- bzw. K-Eingänge wurden mit Hilfe der auf dem Schaltbrett vorgegebenen Schalter auf HIGH und/oder LOW gesetzt.



An den Ausgängen Q und  $\bar{Q}$  wurden die Zustände bei verschiedenen Eingängen untersucht, und in eine Tabelle übertragen.

Die Eingänge S und R blieben durchgehend nicht angeschlossen (d.h. durchgehend HIGH).

## Aufgabenteil 4

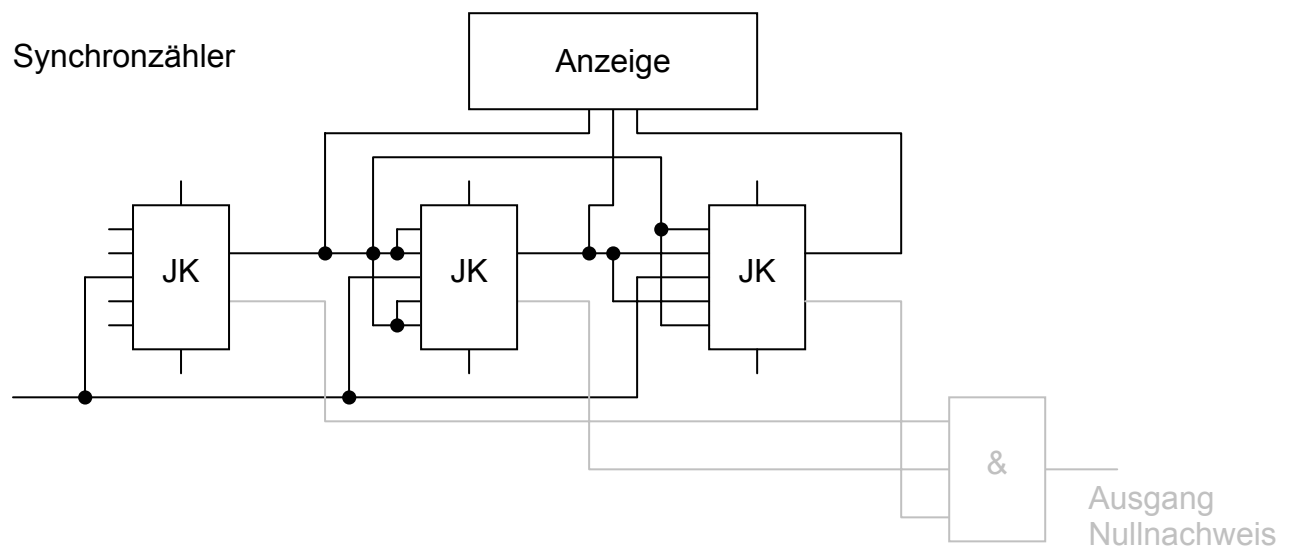
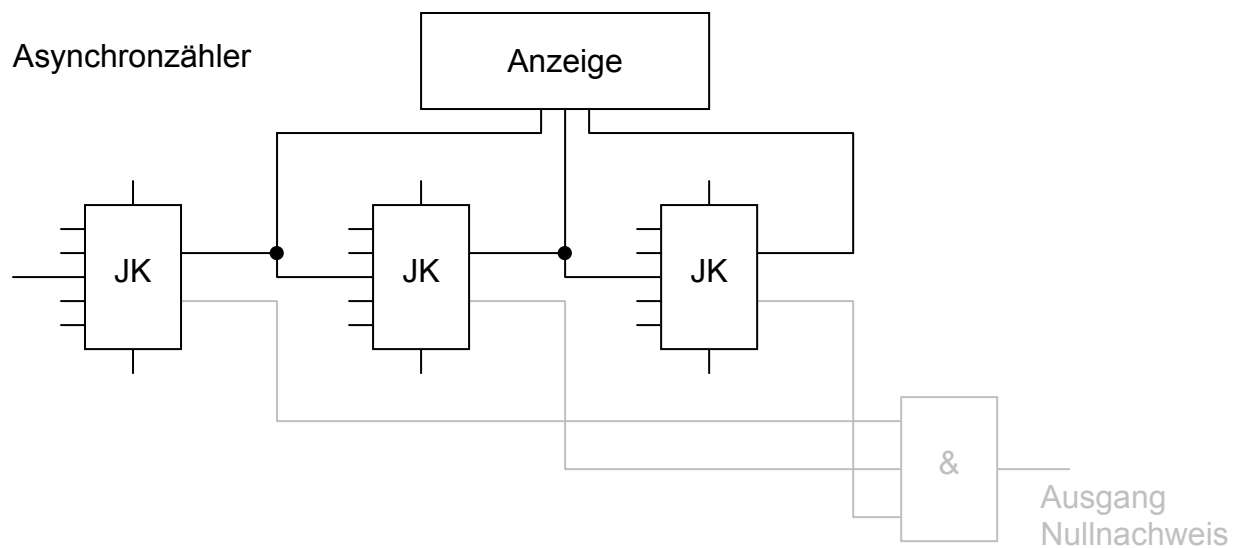
Die Monoflops und Impulsverkürzer wurden entsprechend der Diagramme auf dem Aufgabenblatt gebaut. Die Widerstände und Kondensatoren konnten auf dem entsprechendem Bauelement mittels Drehschalter variiert werden.

Mit einem Oszilloskop wurde die Impulsform untersucht, und die Totzeit indirekt (was damit gemeint ist siehe Auswertung) bestimmt.

Es wurde zur Überprüfung der erwarteten Ergebnisse an verschiedenen Stellen in der Schaltung gemessen (am Eingang, Widerstand, Kondensator, Ausgang).

## Aufgabenteil 5

Die 3-Bit-Asynchron/Synchron-Zähler wurde gemäß den folgenden Diagrammen realisiert. Das Diagramm für den Synchron-Zähler wurde mit Hilfe des Betreuers erstellt. (JK-MS-Flipflops vereinfacht als dargestellt und mit „JK“ bezeichnet; in grau die Teile, die später zum Nachweis der Zwischennullen benötigt werden)



### Aufgabenteil 6

Dieser Aufgabenteil wurde nach Absprache mit dem Betreuer nicht durchgeführt.

## Messwerte

Aufgabenteil 1										
B <sub>1</sub>	B <sub>2</sub>	B <sub>3</sub>	1	2	3	4	5	6	7	0
H	L	L	L	H	H	H	H	H	H	H
L	H	L	H	L	H	H	H	H	H	H
H	H	L	H	H	L	H	H	H	H	H
L	L	H	H	H	H	L	H	H	H	H
H	L	H	H	H	H	H	L	H	H	H
L	H	H	H	H	H	H	H	L	H	H
H	H	H	H	H	H	H	H	H	L	H
L	L	L	H	H	H	H	H	H	H	L

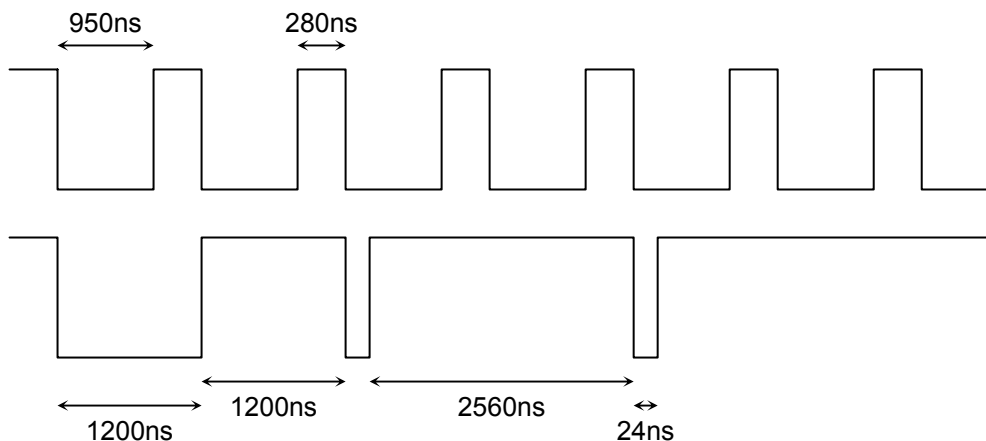
Aufgabenteil 2		
Schalter	Q <sub>s</sub>	$\bar{Q}_s$
Oben	HIGH	LOW
Unten	LOW	HIGH

Aufgabenteil 3				
Q <sub>s</sub>	J	K	Q <sub>n+1</sub>	$\bar{Q}_{n+1}$
H → L	H	L	H	L
H → L	L	H	L	H
H → L	H	H	$\bar{Q}_n$	Q <sub>n</sub>
H → L	L	L	Q <sub>n</sub>	$\bar{Q}_n$
L → H	egal	egal	Q <sub>n</sub>	$\bar{Q}_n$

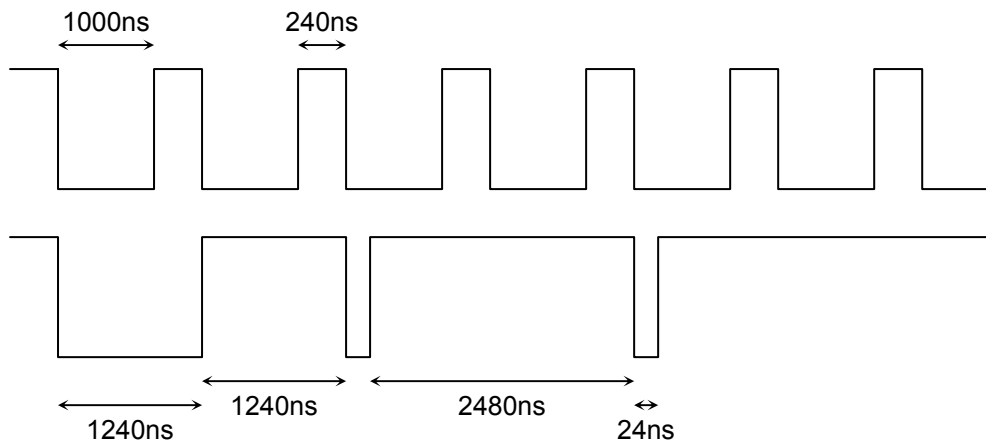
## Aufgabenteil 5

In beiden Fällen konnten Zwischennullen nachgewiesen werden.

Das Oszilloskop lieferte für den Asynchrnzähler im etwa (gezeichnete Proportionen stimmen nicht mit den gemessenen Werten überein; f hoch, im 5MHz-Bereich; Impulsbreite klein, im 10µs-Bereich):

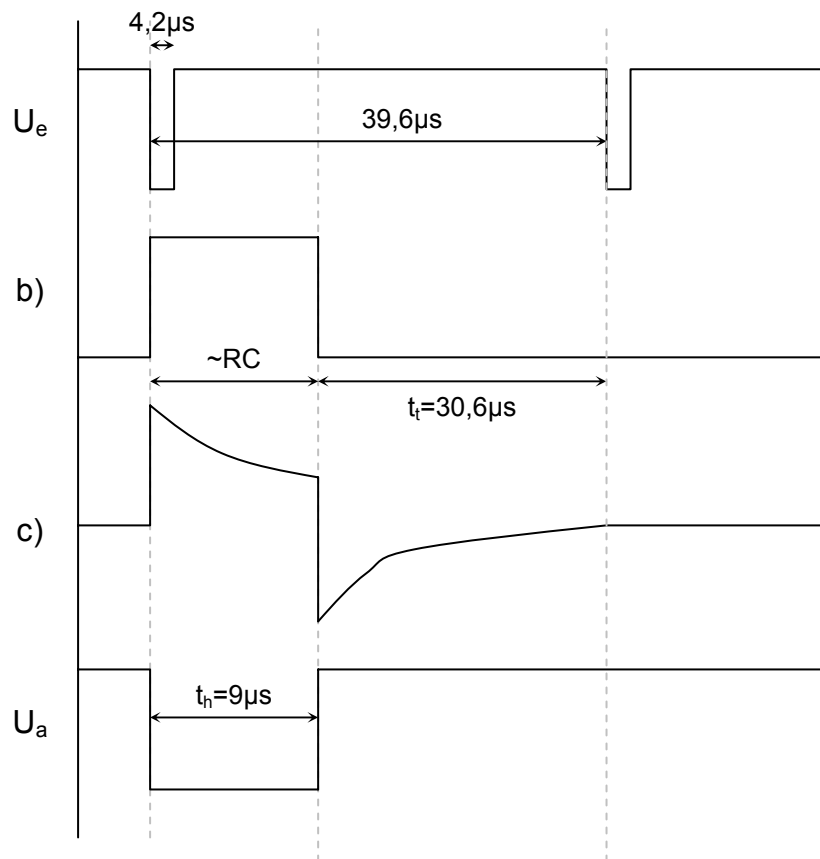


Das Oszilloskop lieferte für den Synchronzähler im etwa (gezeichnete Proportionen stimmen auch hier nicht mit den gemessenen Werten überein):

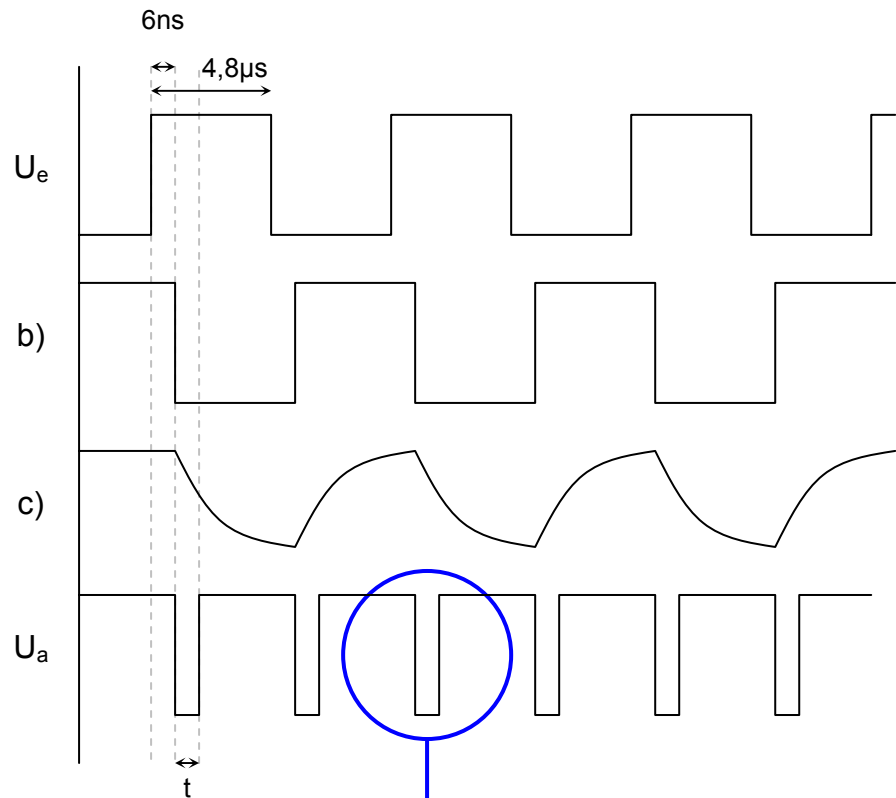


#### Aufgabenteil 4

Für den Monoflop ergaben sich diese Messergebnisse. (Proportionen der Zeichnung stimmen nicht mit den gemessenen Werten überein!)

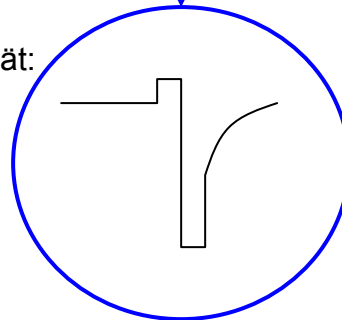


Beim Impulsverkürzer ergaben sich abhängig vom Widerstand und Kondensator verschiedene t-Werte (siehe Tabelle).  
 (Proportionen der Zeichnung stimmen nicht mit den gemessenen Werten überein!)



Aufgabenteil 4, Impulsverkürzer		
R/ $\Omega$	C/nF	t/ $\mu$ s
470	10	2,8
470	4,5	1,6
470	1,5	0,76
220	10	1,5
220	4,5	0,72
220	1,5	0,34

Realität:



## Auswertung

### Aufgabenteil 1

Im Bezug auf minimale Durchlaufverzögerung lieferte die Schaltung das gewünschte Ergebnis, da das Minimum an Bausteinen verwendet wurde (3 Eingangsbausteine, 8 Ausgangsbausteine; weniger ist mit den vorhandenen Bausteinen nicht realisierbar). Durch die Nutzung von NAND- statt AND-Gattern bzw. den Verzicht auf weitere Negatoren bei den acht Ausgangsbausteinen wurde die Ausgabe in negierter Form dargestellt. Der jeweils „aktive“ Ausgang wurde also auf LOW gesetzt, während die „inaktiven“ auf HIGH standen. Das Ergebnis war jedoch wie erwartet eindeutig. So Lieferte das erste Bit ( $B_1$ )  $2^0$ , das zweite ( $B_2$ )  $2^1$  und das dritte ( $B_3$ )  $2^2$ .

## Aufgabenteil 2

Der Schalter funktioniert wie erwartet. Sauberes (prellfreies) Ausgangssignal liegt an.

## Aufgabenteil 3

Der JK-MS-Flipflop wechselt die Ausgangszustände nur, wenn der Schalter aus Aufgabenteil 2 von HIGH auf LOW gesetzt wird. Beim Wechsel von LOW auf HIGH geschieht nichts. Ob er überhaupt wechselt hängt von der Belegung der J- und K-Eingänge ab (siehe Tabelle).

Sind sowohl die J- als auch die K-Eingänge des JK-MS-Flipflops auf HIGH geschaltet, so merkt sich der JK-MS-Flipflop das letzte Signal, das in dieser Zeit übertragen wird und übernimmt dieses bei der nächsten HIGH-LOW-Ansteuerung durch den Schalter. Das D-Flipflop im Gegensatz dazu schaltet den Ausgang nur bei der nächsten Taktflanke des Eingangssignals. Die gemessenen Ergebnisse entsprechen ansonsten den Erwartungen an den JK-MS-Flipflop.

## Aufgabenteil 4

Monoflop: Gibt man auf Eingang einen kurzen Impuls (HIGH-LOW-Flanke) erhält man am Ausgang einen Impuls bestimmter Länge. Diese hängt vom Widerstand und Kondensator ab.

Die bei  $R=820\Omega$  und  $C=10\text{nF}$  durchgeführte Untersuchung der Totzeit erfolgte indirekt. Das heißt: Die Abstände der Impulse wurden gemessen und so lange verkürzt bis eine Verringerung der Haltezeit messbar wurde. Der zeitliche Abstand zweier Impulse abzüglich der Haltezeit lieferte somit die Totzeit.

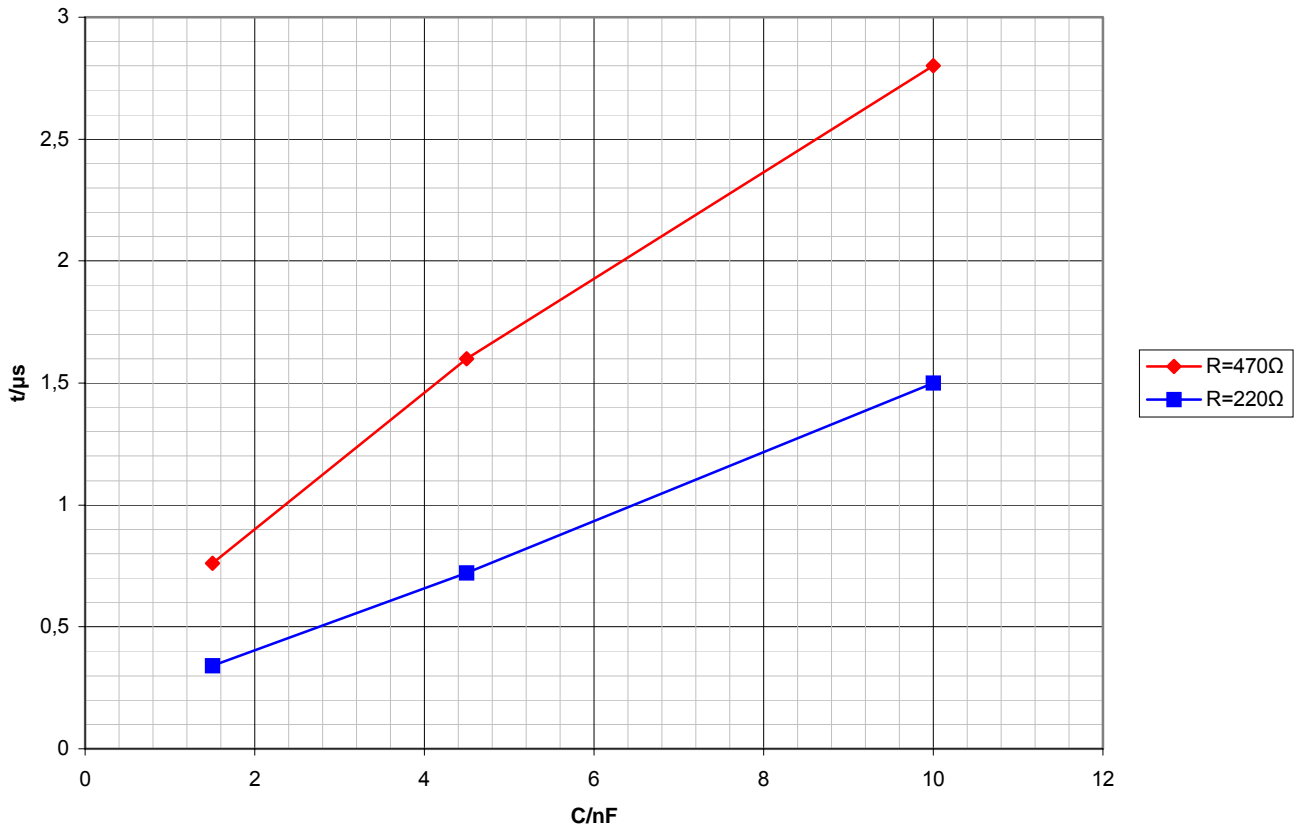
Die Totzeit begrenzt also die Schaltfähigkeit des Monoflops. Sie ist vom Kondensator und Widerstand abhängig. Die genutzten  $R=820\Omega$  sind die obere Grenze, da das zweite Gatter sonst betriebsfähig ist ( $R_{\text{max}} = \frac{1,2\text{V}}{1,6\text{mA}}$ ; U und I wurden im Versuch DT 1 ermittelt). Der Kondensator kann variiert werden.

Der Monoflop bringt also immer Ausgangsimpulse konstanter Länge, unabhängig der Länge der Eingangsimpulse. Wichtig sind jedoch die Abstände der Eingangsimpulse. Fallen sie in die Totzeit des Monoflops, ist die Längenkonstanz der Ausgangsimpulse hinfällig. Die maximale Eingangsfrequenz beträgt ca. 20kHz.

Impulsverkürzer: Impulse am Eingang werden am Ausgang verkürzt ausgegeben. Die Ausgangsimpulsdauer hängt vom gewählten Widerstand und Kondensator ab ( $R_{\text{max}}=680\Omega$ ).

Aus den Messergebnissen ist deutlich erkennbar, dass für kleinere Widerstände und Kondensatoren der Ausgangsimpuls kürzer wird. Da sie nicht ideal sind, bedingen die Widerstände und Kondensatoren das Aussehen der Ausgangsimpulse (siehe blauer Kreis).

Kondensator-Zeit-Verlauf



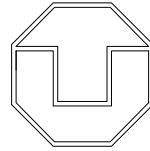
Der Kondensator-Zeit-Verlauf zeigt, dass eine annähernd lineare Abhängigkeit zwischen Kondensatorkapazität und Impulslänge besteht.

### Aufgabenteil 5

Der Asynchrnzähler weist einen schaltungsbedingten Fehler auf. Die Verzögerungszeiten der Gatter bedingen, dass der Zähler zwischen zwei „real“ anliegenden Zahlen kurzzeitig eine Null oder eine andere zu kleine Zahl „zählt“. Das angeschlossene NAND-Gatter diente dem Nachweis und bestätigte dies. Bei höheren Frequenzen blieb dieser Effekt, wie das Oszilloskop zeigte, erhalten.

Beim theoretischen Synchronzähler existiert kein Null-Fehler. Die Messung mit dem Oszilloskop zeigte jedoch auch hier einen Fehler auf. Dieser ist bedingt durch die Längen der Verbindungsleitungen, etc..





## Grundlagen digitaler Schaltungen

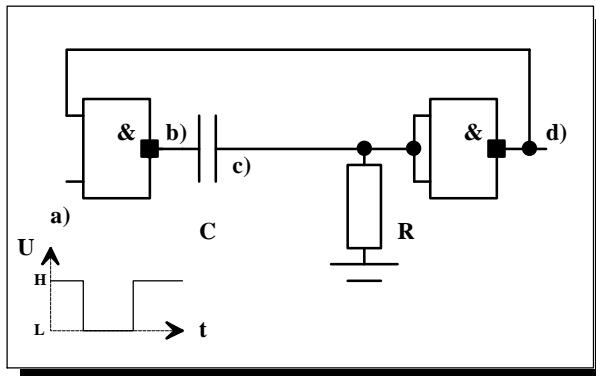
### 1. Aufgabenstellung

1. Bauen Sie aus NAND-Gattern eine Decodierschaltung für 3bit mit minimaler Durchlaufverzögerung auf. Überprüfen Sie die Zustandstabelle.
2. Bauen Sie einen prellfreien Schalter aus NAND-Gattern und Kippschalter auf. Verwenden Sie diesen für die weiteren Aufgaben.
3. Bestimmen Sie die Zustandstabelle des JK-Master-Slave-Flipflops. Erklären Sie die Unterschiede in der Taktsteuerung im Vergleich zu einem D-Flipflop.
4. Bauen Sie aus JK-Master-Slave-Flipflops einen 3bit Synchron- und einen 3bit Asynchrnzähler auf.
5. Bauen Sie mit Hilfe zweier Schaltkreise 74LS193 (4-Bit-Synchronzähler) einen Dezimalzähler (0 bis 99) auf.
6. Setzen Sie aus TTL-NAND-Bausteinen ein Monoflop und einen Impulsverkürzer zusammen. Überprüfen und Analysieren Sie die Signalformen, machen Sie Aussagen zur Totzeit.

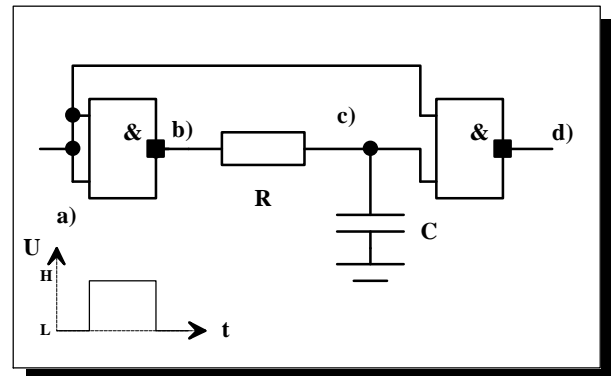
### 2. Hinweise zu den Aufgaben

1. Zur Realisierung der Aufgaben nutzen Sie die am Versuchsplatz aufgebauten Steckkästen und Steckmoduln.
2. Minimale Durchlaufzeit bedeutet die Aufstellung der disjunktiven Normalform für die Aufgabe 1.
3. Überlegen Sie sich die Unterschiede in der Impulsform am Eingang eines Gatters, wenn dieses mit einem einfachen Kippschalter gegen Potential 0V oder mit einem prellfreien Schalter verbunden ist.
4. Machen Sie sich die Begriffe retriggerbares und nicht-retriggerbares Monoflop klar. Welche Eigenschaft muß ein Impulsverkürzer besitzen, wofür wende ich ihn beispielsweise an?  
Welche Impulsverläufe bei den Punkten a),b)... erwarten und messen Sie bei folgenden Schaltungen? Für welche R und C ist die Funktionsweise garantiert?

Monoflop mit TTL-NAND-Gattern



Impulsverkürzer mit TTL-NAND-Gattern



5. Machen Sie sich klar, daß beim Asynchrnzähler beim Zählen Fehlzustände in der zeitlichen Breite der Umschaltzeiten durch das Umschalten der Ausgänge der einzelnen Stufen hintereinander auftreten können. Weisen Sie diese Fehlzustände oszillografisch nach!  
Beim Synchrnzähler werden alle Ausgangsstufen mit dem gleichen Taktsignal geschaltet, können dort o.g. Fehldekodierungen auftreten?
6. Zählschaltkreise sind Bausteine mit großer Anwendungsbreite. Der 74LS193 ist ein 4-Bit-Synchrnzähler, den Sie als dekadischen Zähler beschalten sollen, um z.B. einen Impulzzähler für kernphysikalische Anwendungen zu realisieren.
7. Zur Darstellung der Impulsformen verwenden Sie einen Zweistrahloszilloskop; zu dessen Handhabung werden Sie vom Betreuer eingewiesen. Als Impulsgegeneratoren nutzen Sie bitte die Steckmodule.

### 3. Hinweise zur Vorbereitung

1. Die Anleitung zu diesem Versuch beschränkt sich bewußt auf die Versuchsaufgaben. Wichtigstes Vorbereitungs-material sollten Ihre in der Elektronik-Vorlesung gemachten Aufzeichnungen bzw. Scripten sein.
2. Als gute Vorbereitung ist ein Script von Herrn Dr. Hirt (TU Illmenau) geeignet. Eine Kopie der Kapitel, die den Stoff für die Vorbereitung der Versuche kurz und prägnant darstellen, liegt auf dem Server des Instituts für Kern- und Teilchenphysik (URL: <http://iktp.tu-dresden.de/elek>). Wer keinen Zugang zum Web hat, kann eine Kopie dieser Kapitel in gedruckter Form erhalten (im Institut für Kern- und Teilchenphysik, ASB, Raum E25 oder E12, günstig wäre ein Anruf vorher (Tel. 2957 oder 5461), um nicht unnötig viele Exemplare drucken zu müssen).
3. Die Lehrbücher "Elektronik für Physiker" (Teubner Studienbücher, Physik), "Digitale Schaltungen" (Seifart, Verlag Technik, Berlin), als auch teilweise "Halbleiter-Schaltungstechnik" (Tietze/Schenk, Springer Verlag) sind für die Vorbereitung der Versuche geeignet.

#### 4. Zeiteinteilung

Aufgabe	Zeit
1. Aufbau 3bit Dekodierschaltung	25 min
2. Diskussion Dekodierschaltung, Einweisung Messung am JK-Fliflop	20 min
3. Aufnahme Zustandstabelle JK -Flipflop	20 min
4. Einweisung Aufbau Zähler	15 min
5. Aufbau 3bit-Asynchrnzähler aus JK-MS-Flipflops, Test Dekodierung	50 min
6. Aufbau 3bit-Synchrnzähler aus JK-MS-Flipflops, Test Dekodierung	30 min
7. Aufbau Dezimalzähler mit Schaltkreisen 74LS193	30 min
4. Einweisung Monoflop und Impulsverkürzer	20 min
9. Aufbau Monoflop und Impulsverkürzer	20 min
10. Auswertung	10 min